



19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

12 Patentschrift
10 DE 196 23 480 C 1

51 Int. Cl.⁸:
H 04 L 7/00
G 06 F 1/06

21 Aktenzeichen: 196 23 480.8-42
22 Anmeldetag: 12. 6. 96
43 Offenlegungstag: —
45 Veröffentlichungstag
der Patenterteilung: 30. 10. 97

DE 196 23 480 C 1

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

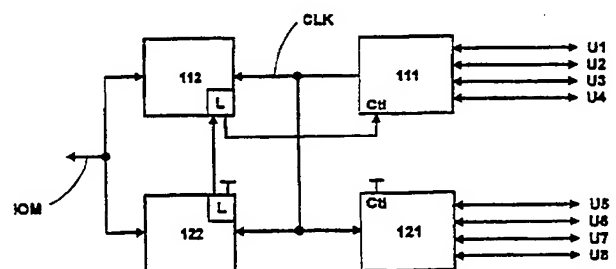
73 Patentinhaber:
Siemens AG, 80333 München, DE

72 Erfinder:
Alger-Meunier, Michael, Dr., 85540 Haar, DE;
Kramer, Ronalf, 81247 München, DE

56 Für die Beurteilung der Patentfähigkeit
in Betracht gezogene Druckschriften:
DE 34 10 188 A1

54 Verfahren zur Generierung eines zur Steuerung einer Datenausgabe verwendbaren Ausgabetaktsignals in Abhängigkeit von einem von mehreren Eingabetaktsignalen

57 Es wird ein Verfahren zur Generierung eines zur Steuerung einer Datenausgabe verwendbaren Ausgabetaktsignals in Abhängigkeit von einem von mehreren Eingabetaktsignalen, welche aus über mehrere Eingangskanäle (U1 bis U8) erfolgenden Dateneingaben gewinnbar sind, beschrieben. Das beschriebene Verfahren zeichnet sich dadurch aus, daß das zur Generierung des Ausgabetaktsignals herangezogene Eingabetaktsignal während der Ausgabetaktsignal-Generierung bei fehlender Eignung oder einer Verschlechterung der Eignung zur Ausgabetaktsignal-Generierung selektiv gewechselt wird.



DE 196 23 480 C 1

BEST AVAILABLE COPY

Die vorliegende Erfindung betrifft ein Verfahren gemäß dem Oberbegriff des Patentanspruchs 1, d. h. ein Verfahren zur Generierung eines zur Steuerung einer Datenausgabe verwendbaren Ausgabetaktsignals in Abhängigkeit von einem von mehreren Eingabetaktsignalen, welche aus über mehrere Eingangskanäle erfolgende Dateneingaben gewinnbar sind.

Ein derartiges Verfahren ist beispielsweise in einer NT(network termination)-Einheit eines ISDN-Systems einsetzbar. Die in der Regel noch beim ISDN-Teilnehmer installierte NT-Einheit bildet die Schnittstelle zwischen den Einrichtungen (Kommunikationsendgeräte und/oder private Telefonanlagen) des ISDN-Teilnehmers und den Einrichtungen (Leitungsnetz, Vermittlungsämter etc.) des ISDN-Betreibers.

Die NT-Einheit ist in der Lage, von einem Vermittlungsamt bzw. einer sogenannten LT(line termination)-Einheit des ISDN-Betreibers über das Leitungsnetz desselben, welches bei ISDN-Systemen als sogenannte U-Schnittstelle (U-Interface) ausgebildet ist, Daten zu empfangen, diese dann innerhalb der NT-Einheit über eine sogenannte IOM-Schnittstelle (IOM-Interface) weiterzuleiten und weiterzuverarbeiten und schließlich über eine S- oder T-Schnittstelle (S- oder T-Interface) zu den ISDN-Teilnehmereinrichtungen auszugeben. Umgekehrt können auf dem selben Weg auch Daten von den ISDN-Teilnehmereinrichtungen zu den ISDN-Betreibereinrichtungen (und von dort weiter zu anderen Teilnehmern) übertragen werden.

Aus bestimmten Gründen, deren Kenntnis vorliegend nicht von Bedeutung ist, muß die IOM-Schnittstelle auf die U-Schnittstelle synchronisiert werden; die NT-Einheit, genauer gesagt deren zwischen der U-Schnittstelle und der IOM-Schnittstelle vorgesehene Sende/Empfangseinrichtung (Transceiver) ist Taktslave der U-Schnittstelle und Taktmaster der IOM-Schnittstelle. Der Transceiver der NT-Einheit muß demzufolge für die IOM-Schnittstelle Ausgabe- bzw. Weitergabetaktsignale erzeugen, die an die Datenübertragungsrate (Baudrate) und die Phasenlage der über die U-Schnittstelle eingegebenen Daten bzw. ein daraus gewonnenes Eingabetaktsignal angepaßt bzw. mit diesem synchronisiert sind.

Für bestimmte Anwendungsfälle und/oder Einsatzgebiete kann es sich als vorteilhaft erweisen, mehrkanalige NT-Einheiten, d. h. NT-Einheiten mit mehreren U-Schnittstellenanschlüssen und mehreren S- oder T-Schnittstellenanschlüssen zu verwenden. Insbesondere aus Kostengründen kann in solchen Fällen in Betracht gezogen werden, Daten für mehrere U-Schnittstellenanschlüsse bzw. von mehreren U-Schnittstellenanschlüssen über eine gemeinsame (einzige) IOM-Schnittstelle zu führen.

Durch die Verbindung der NT-Einheit mit mehreren U-Schnittstellen ist die NT-Einheit mit mehreren Taktmastern verbunden. Da die innerhalb der NT-Einheit vorgesehene IOM-Schnittstelle andererseits nur in einfacher Ausführung vorgesehen ist, stellt sich die Frage, worauf diese synchronisiert werden soll.

Eine Möglichkeit besteht darin, daß ein bestimmter der mehreren U-Schnittstellenanschlüsse der NT-Einheit als Master-U-Schnittstellenanschluß festgelegt wird, und daß die IOM-Schnittstelle auf ein Eingabetaktsignal synchronisiert wird, das aus dem Datenstrom gewonnen wird, welcher über die dem Master-U-Schnittstellenanschluß zugeordnete Master-

U-Schnittstelle empfangen wird.

Diese Maßnahme ermöglicht jedoch nur so lange eine ordnungsgemäße Synchronisierung der IOM-Schnittstelle (einen ordnungsgemäßen Betrieb der NT-Einheit) wie aus den am Master-U-Schnittstellenanschluß ankommenden Daten ein geeignetes Eingabetaktsignal gewinnbar ist. Kommen am Master-U-Schnittstellenanschluß vorübergehend oder für längere Zeit keine Daten mehr an, so kann hieraus auch kein geeignetes Eingabetaktsignal mehr gewonnen werden, und folglich ist es schwierig, die IOM-Schnittstelle unterbrechungsfrei und exakt mit den U-Schnittstellen zu synchronisieren.

Der vorliegenden Erfindung liegt daher die Aufgabe zugrunde, das Verfahren gemäß dem Oberbegriff des Patentanspruchs 1 derart weiterzubilden, daß ein beispielsweise für das Betreiben der IOM-Schnittstelle erforderliches Ausgabetaktsignal generierbar ist, welches zu allen Zeiten exakt mit beispielsweise aus Dateneingaben über mehrere U-Schnittstellen gewonnenen Eingabetaktsignalen synchronisiert ist.

Diese Aufgabe wird erfindungsgemäß durch die im kennzeichnenden Teil des Patentanspruchs 1 beanspruchten Merkmale gelöst.

Demnach ist vorgesehen, daß das zur Generierung des Ausgabetaktsignals herangezogene Eingabetaktsignal während der Ausgabetaktsignal-Generierung bei fehlender Eignung oder einer Verschlechterung der Eignung zur Ausgabetaktsignal-Generierung selektiv gewechselt wird.

Es wird also nicht wie bisher starr das Eingabetaktsignal eines ganz bestimmten Eingangskanals als das Eingabetaktsignal festgelegt, in Abhängigkeit von welchem die Ausgabetaktsignal-Generierung erfolgt, sondern es wird in Abhängigkeit von der Eignung eines jeweils zur Ausgabetaktsignal-Generierung herangezogenen Eingabetaktsignals eine dynamische Eingabetaktsignalauswahl durchgeführt.

So lange wenigstens ein Eingangskanal aktiv ist, ist auch zumindest eines der Eingabetaktsignale zur Ausgabetaktsignal-Generierung geeignet. Es kann mithin ein Ausgabetaktsignal generiert werden, welches zu allen Zeiten exakt mit einem hierfür geeigneten Eingabetaktsignal synchronisiert ist.

Vorteilhafte Weiterbildungen der Erfindung sind Gegenstand der Unteransprüche.

Die Erfindung wird nachfolgend anhand eines Ausführungsbeispiels unter Bezugnahme auf die Zeichnung näher erläutert. Es zeigen

Fig. 1 ein Blockschaltbild einer Schaltungsanordnung, in welcher das erfindungsgemäße Verfahren anwendbar ist, und

Fig. 2 eine schematische Darstellung des inneren Aufbaus von in der Fig. 1 gezeigten Sende/Empfangseinrichtungen 11 und 12.

Die in der Fig. 1 gezeigte Schaltungsanordnung, bei welcher das erfindungsgemäße Verfahren anwendbar ist, ist eine NT-Einheit eines ISDN-Systems. Bezüglich der Funktion und der Anordnung einer NT-Einheit innerhalb eines ISDN-Systems wird auf die einleitenden Erläuterungen verwiesen.

Es wird ausdrücklich darauf hingewiesen, daß die zuvor und nachfolgend verwendeten Bezeichnungen für die jeweiligen Schnittstellen und Einheiten des ISDN-Systems die jeweils gebräuchlichen Bezeichnungen sind; bezüglich deren Bedeutung im einzelnen wird, sofern Zweifel hieran bestehen, insbesondere auf die entsprechenden Definitionen vor allem in den ETSI- und ANSI-Normen verwiesen.

Wenn in der vorliegenden Anmeldung von IOM-Schnittstellen bzw. IOM-Datenrahmen die Rede ist, so möge dies jeweils als abgekürzte Schreibweise der damit eigentlich gemeinten IOM-2-Schnittstellen und IOM-2-Datenrahmen verstanden werden; die IOM-2-Definition ist ein von der Anmelderin kreierter, mittlerweile aber allseits bekannter Standard im ISDN-Bereich.

Wenngleich die vorliegende Erfindung nachfolgend unter Bezugnahme auf ein ISDN-System beschrieben wird, ist sie in ihrer Anwendbarkeit nicht hierauf beschränkt. Die Erfindung ist vielmehr überall dort anwendbar, wo es gilt, ein Ausgabetaktsignal zu erzeugen, das mit einem von mehreren Eingabetaktsignalen synchronisiert ist.

Die in der Fig. 1 gezeigte NT-Einheit 1 umfaßt insgesamt vier Sende/Empfangseinrichtungen (Transceiver) 11, 12, 13, 14, von denen die einen zwei (Transceiver 11 und 12) mit jeweils vier U-Schnittstellenanschlüssen und von denen die anderen zwei (Transceiver 13 und 14) mit jeweils vier T-Schnittstellenanschlüssen ausgestattet sind. Die U-Schnittstellenanschlüsse des Transceivers 11 sind über Datenübertragungsstrecken in Form von U-Schnittstellen U1 bis U4 mit in der Figur nicht gezeigten LT-Einheiten LT1 bis LT4 verbunden, und die U-Schnittstellenanschlüsse des Transceivers 12 sind über Datenübertragungsstrecken in Form von U-Schnittstellen U5 bis U8 mit in der Figur nicht gezeigten LT-Einheiten LT5 bis LT8 verbunden. Die T-Schnittstellenanschlüsse des Transceivers 13 sind über Datenübertragungsstrecken in Form von T-Schnittstellen T1 bis T4 mit in der Figur nicht gezeigten Kommunikationsendgeräten KE1 bis KE4 verbunden; die T-Schnittstellenanschlüsse des Transceivers 14 sind über Datenübertragungsstrecken in Form von T-Schnittstellen T5 bis T8 mit in der Figur nicht gezeigten Kommunikationsendgeräten KE5 bis KE8 verbunden. Die Transceiver 11 und 12 sind mit den Transceivern 13 und 14 über eine gemeinsame einzige Datenübertragungsstrecke in Form einer IOM-Schnittstelle IOM verbunden.

Die Transceiver 11 und 12 erhalten von den angeschlossenen LT-Einheiten über die U-Schnittstellen Daten in Form von sogenannten U-Datenrahmen. Die U-Datenrahmen bestehen jeweils aus einer vorbestimmten Anzahl von Bits, die sich aus den eigentlich zu übertragenden Nutzdaten und Steuerdaten für die empfangenden Transceiver zusammensetzen. Die von den Transceivern 11 und 12 empfangenen U-Datenrahmen werden dort in sogenannte IOM-Datenrahmen umgesetzt, die zur Weiterverarbeitung durch nachfolgende Einheiten und/oder zur Ausgabe aus der NT-Einheit über die IOM-Schnittstelle IOM zu den Transceivern 13 und 14 weitergegeben werden. Die IOM-Datenrahmen umfassen wie die U-Datenrahmen eine vorbestimmte Anzahl von Bits, die sich aus den eigentlich zu übertragenden Nutzdaten und Steuerdaten für die empfangenden Transceiver zusammensetzen.

Bezüglich des Taktes (Frequenz und Phasenlage) der über die U-Schnittstellen übertragenen Daten sind die jeweiligen U-Schnittstellen die (Takt-)Master; die NT-Einheit, genauer gesagt deren Transceiver 11 und 12 können (dürfen) hierauf keinen Einfluß nehmen, sondern nur entsprechend darauf reagieren, sind also diesbezüglich der Taktslave. Die Weitergabe der über die U-Schnittstellen empfangenen Daten auf die IOM-Schnittstelle hat unter Synchronisierung mit den U-Schnittstellen zu erfolgen, wozu durch die Transcei-

ver 11 und 12 ein für alle U-Schnittstellen und die Transceiver 11 und 12 gemeinsames einziges Ausgabetaktsignal erzeugt wird.

Hierfür weist jeder der Transceiver eine noch genauer zu beschreibende Abstimmlogik auf, wobei die jeweiligen Abstimmlogiken derart ausgebildet und miteinander verschaltet sind, daß das zur Generierung des Ausgabetaktsignals bereitzustellende Eingabetaktsignal dynamisch aus mehreren Eingabetaktsignalen auswählbar ist, das jeweils ausgewählte Eingabetaktsignal aber im Ansprechen auf eine fehlende Eignung oder eine Verschlechterung dessen Eignung zur Ausgabetaktsignal-Generierung selektiv wechselbar bzw. durch ein besser geeignetes ersetzbar ist. Die mehreren Eingabetaktsignale werden aus den über die angeschlossenen U-Schnittstellen (im vorliegenden Ausführungsbeispiel also aus den über die U-Schnittstellen U1 bis U8) ankommenden Datenströmen gewonnen; genauer gesagt wird für jede U-Schnittstelle aus deren ankommenden Datenstrom ein zu dessen Datenübertragungsstakt synchronisiertes Eingabetaktsignal gewonnen.

Die Abstimmlogik wird nun unter Bezugnahme auf Fig. 2 näher beschrieben, welche den inneren Aufbau und eine in der Fig. 1 aus Gründen der Übersichtlichkeit nicht gezeigte Verschaltung der hier besonders interessierenden Transceiver 11 und 12 zeigt.

Gemäß der Darstellung in der Fig. 2 besteht der Transceiver 11 aus einer Analogeneinheit 111 und einer Digitaleinheit 112; der Transceiver 12 besteht aus einer Analogeneinheit 121 und einer Digitaleinheit 122.

In den (identisch ausgebildeten) Analogeneinheiten 111 und 121, die jeweils durch einen separaten Chip gebildet sein können, werden, wie der Name schon andeutet, analoge Signale nach einer gegebenenfalls erforderlichen Vorverarbeitung (beispielsweise zur Kompensation des Leitungsechos etc.) in digitale Signale gewandelt; in den (ebenfalls identisch ausgebildeten) Digitaleinheiten 112 und 122, die ebenfalls jeweils durch einen separaten Chip gebildet sein können, werden, wie der Name schon andeutet, digitale Signale nach einer gegebenenfalls erforderlichen Vorverarbeitung auf die IOM-Schnittstelle ausgegeben.

Zwischen der Analogeneinheit und der zugeordneten Digitaleinheit der jeweiligen Transceiver sind in der Figur nicht dargestellte Verbindungen vorgesehen, über welche Daten- und Steuersignale austauschbar sind. Aus Gründen der Übersichtlichkeit sind in der Fig. 2 nur diejenigen Verbindungen dargestellt, die in unmittelbarem Zusammenhang mit der Synchronisierung der IOM-Schnittstelle auf die U-Schnittstelle stehen.

Im gezeigten Ausführungsbeispiel wird das in Rede stehende Ausgabetaktsignal zur Synchronisierung der IOM-Schnittstelle in der Analogeneinheit 111 der Transceivers 11 unter Steuerung durch die Digitaleinheit 112 des Transceivers 11 gebildet und an die Digitaleinheit 112 des Transceivers 11 sowie an die Analogeneinheit 121 und die Digitaleinheit 122 des Transceivers 12 ausgegeben.

Die Steuerung der Ausgabetaktsignal-Generierung durch die Analogeneinheit 111 erfolgt entsprechend einem Steuersignal, das in einen dafür vorgesehenen Eingangsanschluß der Analogeneinheit 111, welcher in der Fig. 2 mit "Ctl" bezeichnet ist, eingegeben wird; der entsprechende Anschluß der Analogeneinheit 121 des Transceivers 12 ist auf Masse gelegt.

Ausgegeben wird das besagte Steuersignal von der Digitaleinheit 112 des Transceivers 11, genauer gesagt von einer dort vorgesehenen, vorstehend bereits er-

wählten Abstimmlogik L.

Die Abstimmlogik L hat im vorliegenden Ausführungsbeispiel fünf Eingangsanschlüsse für Eingabetaktsignale und einen Ausgangsanschluß für das erwähnte Steuersignal, welches grundsätzlich direkt eines der Eingabetaktsignale oder ein unter Zugrundelegung desselben gebildetes anderes Signal sein kann. Im vorliegenden Ausführungsbeispiel ist das Ausgangssignal der Abstimmlogik jeweils eines der eingegebenen Eingabetaktsignale; die Abstimmlogik L ist dadurch als ein besonders angesteuerter Multiplexer realisierbar. Eine Abstimmlogik mit identischem Aufbau und identischer Wirkungsweise ist auch in der Digitaleinheit 122 des zweiten Transceivers 12 vorgesehen.

Die jeweiligen Eingabetaktsignale werden, wie vorstehend bereits erwähnt wurde, aus den jeweiligen Datenströmen gewonnen, die über die U-Schnittstellen in die Transceiver eingegeben werden. In jedem der Transceiver 11 und 12 werden demzufolge (in Übereinstimmung mit der Anzahl der U-Schnittstellenanschlüsse) jeweils vier Eingabetaktsignale gebildet und in die jeweils eigene Abstimmlogik L eingegeben.

Jede der Abstimmlogiken L weist, wie vorstehend bereits erwähnt wurde, fünf und damit mehr Eingangsanschlüsse für Eingabetaktsignale auf, als am jeweils betrachteten Transceiver U-Schnittstellenanschlüsse vorgesehen sind.

Dadurch kann der Abstimmlogik eines (ersten) Transceivers zusätzlich von außerhalb des Transceivers ein weiteres Eingabetaktsignal zugeführt werden. Verwendet man als weiteres Eingabetaktsignal das Ausgangssignal einer Abstimmlogik eines (zweiten) Transceivers, so läßt sich die Anzahl der Eingabetaktsignale, unter welchen das Ausgangssignal der Abstimmlogik des ersten Transceivers auswählbar ist, bis auf einen Wert steigern, der erkennbar nahe der Summe der Eingabetaktsignalanschlüsse der wie beschrieben gekoppelten (kaskadierten) Abstimmlogiken liegt, wobei durch Anschluß einer dritten Abstimmlogik an die zweite Abstimmlogik und/oder eine weitere Kaskadierung letztlich beliebig viele für die Ausgabetaktsignal-Generierung heranziehbare Eingangstaktsignale bereitgestellt werden können.

Dieses zunächst allgemein beschriebene Prinzip ist bei dem in der Fig. 2 gezeigten Schaltungsaufbau wie folgt realisiert:

Jeder der Transceiver 11 und 12, genauer gesagt jede deren Digitaleinheiten 121 und 122 enthält eine Abstimmlogik L.

Die Eingangssignale der Abstimmlogik L der Digitaleinheit 122 sind vier Eingabetaktsignale, die aus den über die U-Schnittstellen U5 bis U8 ankommenden Datenströmen gewonnen werden. Der fünfte, von außen belegbare Eingangsanschluß dieser Abstimmlogik ist, wie in der Figur symbolisch angedeutet ist, auf Massepotential gelegt.

Die an die Abstimmlogik angelegten Eingangssignale, zumindest jedoch das als Ausgangssignal aus der Abstimmlogik ausgegebene Eingangssignal, sind durch die Abstimmlogik daraufhin überprüfbar, ob sie sich zur Generierung des zur IOM-Schnittstellensteuerung zu erzeugenden Ausgabetaktsignals eignen. Die hierfür zu erfüllenden Kriterien können je nach den individuell gestellten Anforderungen unterschiedlichster Natur sein. Im vorliegenden Ausführungsbeispiel möge das Eignungskriterium darin bestehen, daß das als Ausgangssignal aus der Abstimmlogik ausgegebene Eingabetaktsignal von einem kontinuierlichen (unterbre-

chungsfreien) U-Schnittstellen-Datenstrom abstammt; eine kurzzeitige oder länger andauernde Unterbrechung des U-Schnittstellen-Datenstroms, aus dem das durchgeschaltete Eingangstaktsignal gewonnen wird, könnte nämlich den unerwünschten Effekt haben, daß die Weiterleitung von nicht über die zur Ausgabetaktsignal-Generierung ausgewählte U-Schnittstelle ankommenden Datenströmen unterbrochen oder zumindest (aufgrund der fehlenden oder nur ungefähren Synchronisation) gestört wird.

Die besagte Überprüfung durch die Abstimmlogik L erfolgt im einfachsten Fall nur an dem jeweils zum Ausgang der jeweiligen Abstimmlogik durchgeschalteten Eingabetaktsignal, und zwar beispielsweise mittels einer finite state machine, durch welche überprüft wird, ob die entsprechende U-Schnittstelle aktiv ist. Wenn und solange dabei festgestellt wird, daß die betreffende U-Schnittstelle aktiv ist, sich das durchgeschaltete Eingabetaktsignal also zur Ausgabetaktsignal-Generierung eignet, kann dieses Eingabetaktsignal weiter als Ausgangssignal aus der Abstimmlogik verwendet werden. Wird jedoch festgestellt, daß sich das durchgeschaltete Eingabetaktsignal nicht oder nicht mehr oder nicht mehr so gut zur Ausgabetaktsignal-Generierung eignet, so wird automatisch ein anderes Eingabetaktsignal als Ausgangssignal der Abstimmlogik ausgegeben und fortan dessen Eignung zur Ausgabetaktsignal-Generierung überprüft bzw. überwacht.

Hierbei sind natürlich mannigfaltige Variationen und Abwandlungen denkbar. So könnte beispielsweise vorgesehen werden, daß stets alle oder zumindest mehrere der in eine jeweilige Abstimmlogik eingegebenen Eingangstaktsignale ständig auf deren Eignung zur Ausgabetaktsignal-Generierung überprüft werden. Dies erfordert zwar einen etwas erhöhten Aufwand, doch ließe sich dadurch immer das jeweils am besten geeignete Eingabetaktsignal durchschalten oder zumindest bei einem erforderlichen Wechsel des verwendeten Eingabetaktsignals das Durchschalten eines nicht oder nicht gut oder nicht am besten geeigneten Eingabetaktsignals verhindern.

Das durch die Abstimmlogik L der Digitaleinheit 122 des Transceivers 12 durchgeschaltete Eingabetaktsignal (also das Ausgangssignal aus dieser Abstimmlogik) wird als fünftes Eingabetaktsignal an die Abstimmlogik der Digitaleinheit 112 des Transceivers 11 angelegt. Die ersten vier der in diese Abstimmlogik eingegebenen Eingabetaktsignale werden ähnlich wie beim Transceiver 12 aus den über die angeschlossenen U-Schnittstellen (U1 bis U4) ankommenden Datenströmen gewonnenen.

Die Entscheidung, welches der an die Abstimmlogik angelegten Eingabetaktsignale als Ausgangssignal ausgegeben wird, wird auch hier von einer Überprüfung abhängig gemacht, in welcher die Eignung eines jeweiligen Eingabetaktsignals zur Ausgabetaktsignal-Generierung überprüft wird. Die Überprüfung erfolgt wie bei der Abstimmlogik des Transceivers 12.

Im Unterschied zur Abstimmlogik des Transceivers 12, wo ein Eingabetaktsignal aus vier Eingabetaktsignalen als Ausgangssignal ausgewählt werden konnte, kann bei der Abstimmlogik des Transceivers 11 infolge dessen Kaskadierung mit der Abstimmlogik des Transceivers 12 ein Eingabetaktsignal aus acht Eingabetaktsignalen als Ausgangssignal ausgewählt werden.

Anders ausgedrückt bedeutet dies, daß der IOM-Schnittstellen-Synchronisierung dynamisch eine beliebige der (im vorliegenden Ausführungsbeispiel acht) U-Schnittstellen zugrundegelegt werden kann. Durch

eine Erhöhung der Anzahl der Eingangsanschlüsse für Eingangstaktsignale an den jeweiligen Abstimmlogiken und/oder eine mehrstufige Kaskadierung von Abstimmlogiken kann ein geeignetes Eingabetaktsignal letztlich aus beliebig vielen Eingabetaktsignalen dynamisch ausgewählt werden.

Das Ausgangssignal aus der Abstimmlogik des Transceivers 11 ist das Steuersignal, unter Berücksichtigung dessen das durch die beschriebene Anordnung letztlich zu generierende Ausgabetaktsignal zur IOM-Schnittstellensynchronisierung gebildet wird. Dieses besagte Steuersignal wird in den hierfür vorgesehenen, in der Fig. 2 mit "Ctl" bezeichneten Eingangsanschluß der Analogeneinheit 111 des Transceivers 11 eingegeben und der dort (unter Verwendung einer PLL) stattfindenden Ausgabetaktsignal-Generierung zugrundegelegt. Das generierte Ausgabetaktsignal wird aus der Analogeneinheit 111 des Transceivers 11 als Signal "CLK" ausgegeben und allen anderen Einheiten der mit den U-Schnittstellen verbundenen Transceivern, also im vorliegenden Ausführungsbeispiel der Digitaleinheit 112 des Transceivers 11 und der Analogeneinheit 121 und der Digitaleinheit 122 des Transceivers 12 zugeführt.

Dieses (einzige) Ausgabetaktsignal ist — zumindest so lange wenigstens eine der U-Schnittstellen aktiv ist — stets mit einem dafür geeigneten Eingabetaktsignal synchronisiert und ermöglicht im Ergebnis unterbrechungsfrei eine optimale Synchronisation der einen IOM-Schnittstelle mit den vielen U-Schnittstellen.

Die Datenströme auf den vielen U-Schnittstellen können gegeneinander einen gewissen Datenübertragungsraten- und Phasenlagenversatz aufweisen. Um bei der Weitergabe dieser Datenströme auf die eine IOM-Schnittstelle keine Datenverluste zu erleiden, sind für jede U-Schnittstelle ausreichend groß bemessene Datenpuffer vorzusehen.

Die Weitergabe von über die U-Schnittstellen empfangenen Daten auf die IOM-Schnittstelle kann und muß in der Regel sogar unter Inkaufnahme einer gewissen Datenübertragungsraten- und Phasenlagenverschiebung erfolgen. Anders verhält es sich bei der Datenübertragung in der entgegengesetzten Richtung, also von der IOM-Schnittstelle auf die U-Schnittstelle bzw. vom ISDN-Teilnehmer zur LT-Einheit des ISDN-Betreibers. Hier muß dafür gesorgt werden, daß die über eine jeweilige U-Schnittstelle zu versendenden Daten exakt die selbe Datenübertragungsrate und Phasenlage aufweisen wie die über diese U-Schnittstelle empfangenen Daten (die U-Schnittstellen sind der Takt-Master).

Die jeweiligen Digitaleinheiten sind mit den zugeordneten Analogeneinheiten daher derart verbunden, daß die Digitaleinheiten neben den zu versendenden Daten auch den jeweiligen Sendezeitpunkt (in Form eines entsprechenden Sendetaktes) an die Analogeneinheit vergeben können.

In einkanalen NT-Einheiten, d. h. in NT-Einheiten mit nur einem U-Schnittstellenanschluß sind hierfür zwischen der Digitaleinheit und der Analogeneinheit vier Verbindungsleitungen vorgesehen, und zwar eine Leitung zur Übermittlung des Sendezeitpunktes (Sendetaktes), und drei Leitungen zur Übermittlung der zu diesem Zeitpunkt auf die U-Schnittstelle zu gebenden Daten. Bei der betrachteten vierkanaligen NT-Einheit hätte die Beibehaltung dieser Technik eine erhebliche Anzahl von Verbindungsleitungen (vier pro Kanal) zwischen der Digitaleinheit und der Analogeneinheit zur Folge. Durch die nachfolgend beschriebene Abwandlung der bisherigen Vorgehensweise kann die Anzahl der

Verbindungsleitungen für den genannten Zweck auf eine Verbindungsleitung pro Kanal reduziert werden.

Die Reduzierung der Verbindungsleitungen wird durch die Kombination zweier Maßnahmen ermöglicht, nämlich

- 1) die Übertragung der bisher parallel über drei Leitungen pro Kanal übertragenen (zu versendenden) Daten zusammengefaßt als ein entsprechend pulsweitenmoduliertes Signal auf einer einzigen Übertragungsleitung, und
- 2) Beginn der Übertragung eines jeden pulsweitenmodulierten Signals zeitlich synchron mit dem Sendezeitpunkt, zu dem die dadurch übertragenen Daten über die U-Schnittstelle zu versenden sind, wodurch auf die Sendezeitpunktübertragung über eine separate Leitung verzichtet werden kann.

Anders ausgedrückt wird also für jede U-Schnittstelle ein entsprechend den jeweiligen Übertragungsdaten pulsweitenmodulierter Übertragungstakt von der Digitaleinheit zur Analogeneinheit übertragen.

Eine aufgrund der Pulsweitenmodulierung und -demodulierung zusätzlich entstehende Laufzeit kann die Funktion von in den Transceivern vorgesehenen Echokompensatoren zur Vermeidung des Leitungsechos beeinträchtigen. Zur Vermeidung dessen werden von der U-Schnittstelle in den Echokompensator eingegebene Daten durch Vorsehen einer entsprechend verlängerten Laufzeit ebenfalls verzögert eingegeben.

Die beschriebene Schaltungsanordnung und deren Betreiben machen den Einsatz von mehrkanaligen NT-Einheiten bzw. — allgemeiner ausgedrückt — den Einsatz von vergleichbaren Vorrichtungen, durch welche die selbe oder eine ähnliche Synchronisation durchzuführen ist, aufgrund der gesteigerten Funktionssicherheit bei gleichzeitig vereinfachtem Aufbau äußerst attraktiv.

Patentansprüche

1. Verfahren zur Generierung eines zur Steuerung einer Datenausgabe verwendbaren Ausgabetaktsignals in Abhängigkeit von einem von mehreren Eingabetaktsignalen, welche aus über mehrere Eingangskanäle (U1 bis U8) erfolgenden Dateneingaben gewinnbar sind, **dadurch gekennzeichnet**, daß das zur Generierung des Ausgabetaktsignals herangezogene Eingabetaktsignal während der Ausgabetaktsignal-Generierung bei fehlender Eignung oder einer Verschlechterung der Eignung zur Ausgabetaktsignal-Generierung selektiv gewechselt wird.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die Eingabetaktsignale derart aus den über die Eingangskanäle (U1 bis U8) ankommenden Datenströmen gewonnen werden, daß sie bezüglich der jeweiligen Datenübertragungstakte synchron zu diesen sind.
3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß das zur Generierung des Ausgabetaktsignals herangezogene Eingabetaktsignal durch eine Abstimmlogik (L) aus dort eingegebenen Eingabetaktsignalen ausgewählt und als Ausgangssignal aus dieser ausgegeben wird.
4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, daß in die Abstimmlogik (L) ein Ausgangssignal einer weiteren Abstimmlogik als Ein-

gabetaktsignal eingebbar ist.

5. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Feststellung der Eignung des zur Generierung des Ausgabetaktsignals herangezogenen Eingabetaktsignals auf dem Ergebnis einer Überprüfung basiert, bei welcher festgestellt wird, ob der dem Eingabetaktsignal entsprechende Eingangskanal (U1 bis U8) aktiv ist.

6. Verfahren nach Anspruch 5, dadurch gekennzeichnet, daß die Überprüfung und die darauf basierende Auswahl des zur Ausgabetaktsignal-Generierung zu verwendenden Eingabetaktsignals durch eine finite state machine durchgeführt wird.

7. Verfahren nach Anspruch 3 oder 4, dadurch gekennzeichnet, daß basierend auf dem ausgewählten Eingabetaktsignal unter Verwendung einer PLL generiert wird.

8. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß eine Verschlechterung der Eignung des ausgewählten Eingabetaktsignals zur Ausgabetaktsignal-Generierung festgestellt wird, wenn das ausgewählte Eingabetaktsignal nicht mehr, nicht mehr so gut oder weniger gut als ein anderes Eingabetaktsignal zur Ausgabetaktsignal-Generierung geeignet ist.

Hierzu 2 Seite(n) Zeichnungen

30

35

40

45

50

55

60

65

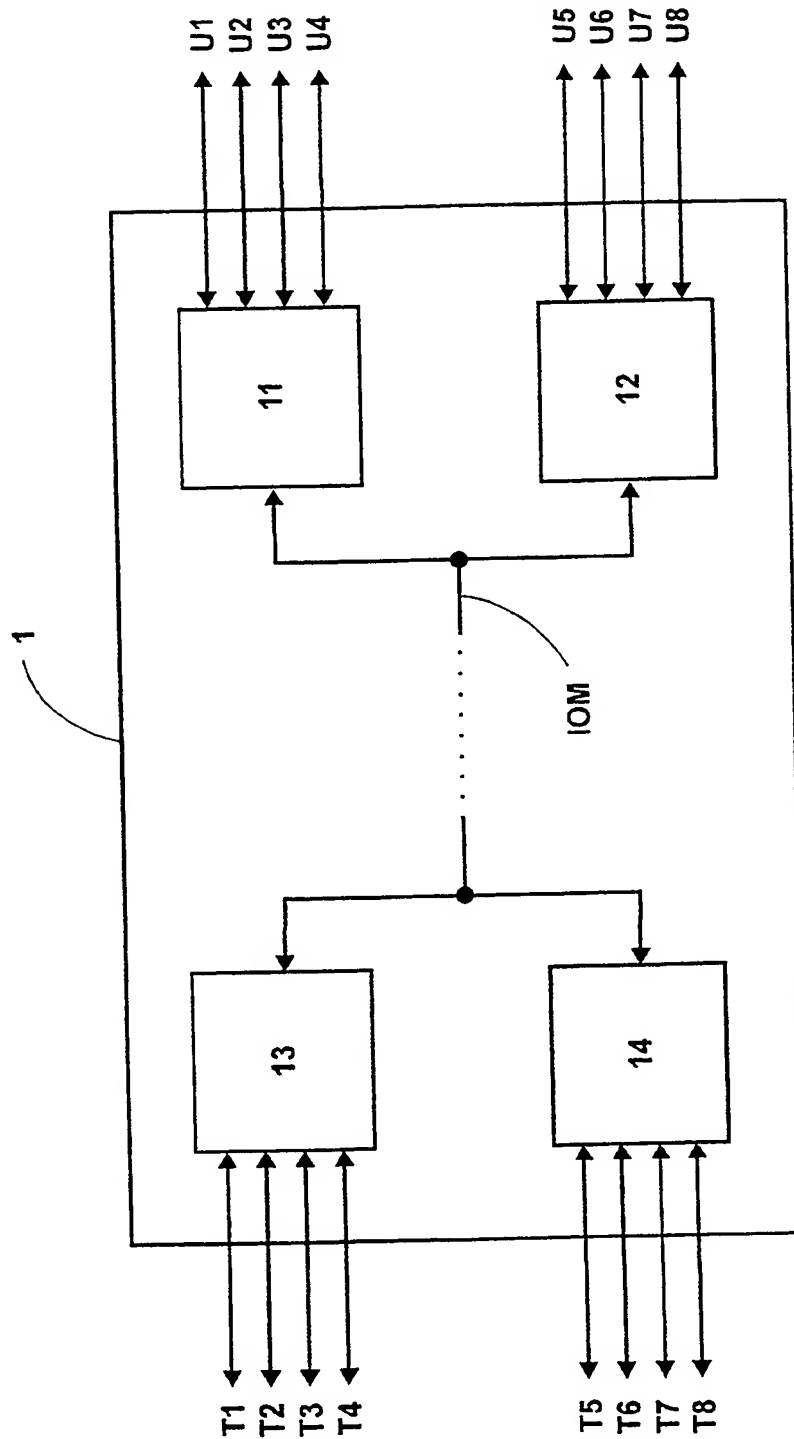


FIG 1

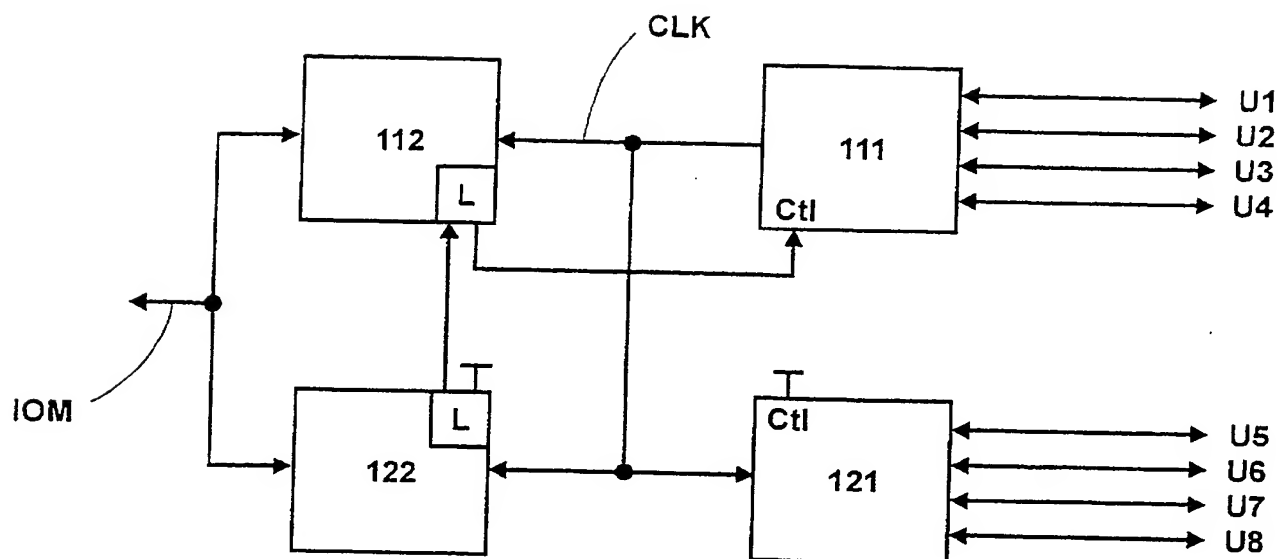


FIG 2

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

This Page Blank (uspto)